

איך מתמודדים עם רכיבי BGA בעלי Pitch 0.5mm ומטה?

הכניסה לשוק של רכיבים בעלי Pitch של 0.5mm ומטה הינה קפיצת מדרגה מבחינת רמת הצפיפות הנוצרת על פני הכרטיס החשמלי

מרחק בין מרכזי (Pitch) הפינים של רכיב BGA טיפוסי היו 1 או 1.27 מ"מ, כעת אנו נאלצים להתמודד עם רכיבים בעלי Pitch של 0.5 מ"מ ומטה. מהלך זה משפיע על יצרני המעגלים ובתי ההרכבות בעת ובער-נה אחת. הראשונים צריכים להתמודד עם ייצור של מוליכים ברוחב צר ביותר, יצירת שחרור soldermask אופטימלית, הבטחת נקודות מגע נאותות לבדיקת ה-PCB ותהי-ליכי ייצור חדשניים. האחרונים ניצבים מול אתגרים לא קלים גם כן, השמה מדויקת יותר במכונות ה-SMT (Alignment), חילוץ והשמה של הרכיב במכונת ה-REWORK וכן זיהוי ובדיקת איכות ההלחמה.

נדרש תכנון חכם

עורכי המעגלים לא יכולים להישאר מאחור וחייבים לפתח שיטות שיאפשרו ניתוב נכון וניצול כלל הפינים ברכיב תוך התחשבות במוגבלות הייצור. במקרה זה, הדרך חשובה לא פחות מהתוצאה. החור-כמה היא לא רק להגיע לתוצאה מספקת אלא בעיקר להשקיע מחשבה איך להשיג את הפתרון האופטימאלי ביותר. המטרה היא לבצע תכנון יעיל וחכם אשר ימנע את הגדלת מורכבות הכרטיס אשר <

ביצועים בפחות שטח.

אחד האתגרים הקרדינאליים בשי-מוש ברכיבים מרובי I/O, הינו ניתוב כל היציאות/כניסות (הסיגנל המתח והאדמה) של הרכיב לכרטיס ובה בעת הימנעות מעליה במורכבות המעגל שתביא בסופו

Conductor width/line space (mil)



Available from 2% of industry fabricators
Conventional - 85%
Leading Edge - 15%
State of the Art - < 1%

איור 1 - יכולת טכנולוגית של ייצור רוחב מוליך הקיים אצל יצרני PCB בעולם

של דבר לייקור הייצור. הצורך הגובר בהגדלת יישומי המוצר האלקטרוני ובו בעת במזעורו, הובילו את יצרני הרכיבים למהלך של הקטנת גוף המארזים על-ידי הורדת השטח הפיזי של נקודות היציאה/כניסה מהרכיב. אם עד כה

< ארבל ניסן, COO, סירקייטק

ת עשיית האלקטרוניקה ניצבת כיום בפני אתגרים רבים, ביניהם, הגדלת פונקציונאליות המוצר האלקטרוני, שיפור זמן התגובה לשוק (Time-To-Market) והפחתת עלויות. שיפור ביצועי המוצר מחייב הוספת רכיבים מורכבים אשר מותחים את גבולות הקצה של יכולות ייצור והרכבת המעגלים. הכניסה לשוק של רכיבים בעלי Pitch של 0.5mm ומטה הינה קפיצת מדרגה מבחינת רמת הצפיפות הנוצרת על פני הכרטיס החשמלי. מהנדס החומרה ועורך המעגלים נדרשים לתת את הדעת למגב-לות הטכנולוגיות הקיימות היום, ויחד עם זאת לאפשר תכנון חכם, יעיל וחסכוני של רכיבים אלו בכרטיס האלקטרוני.

כמות הרכיבים במעגל מודפס בודד גדלה משמעותית בכל שנה בהתאם למספר היישומים הנדרשים. הרכיבים היום מורכבים מאי-פעם והשימוש ברכיבי I/O גדל בשיעור של 30%-70% בכל שנה. התוצאה היא צפיפות גדולה יותר על פני שטח הכרטיס. דרישה זו מגיעה גם מכיוון יצרני מוצרי הצריכה (Consumer Products) אשר מנסים למזער את המוצר ולהשיג יותר

המהנדס/עורך המעגלים לחשוב על פתרון יצירתי כדי לאפשר פריסה (fan-out) של מוליכים מהרכיב למעגל המודפס. באיור 2 ניתן לראות כי השטח שנשאר במקרים אלו לחיווט הוא בסה"כ 4 מ"ל, לאחר תחילת נקודת המגע של הרכיב (ball) בטבעת ה-Soldermask.

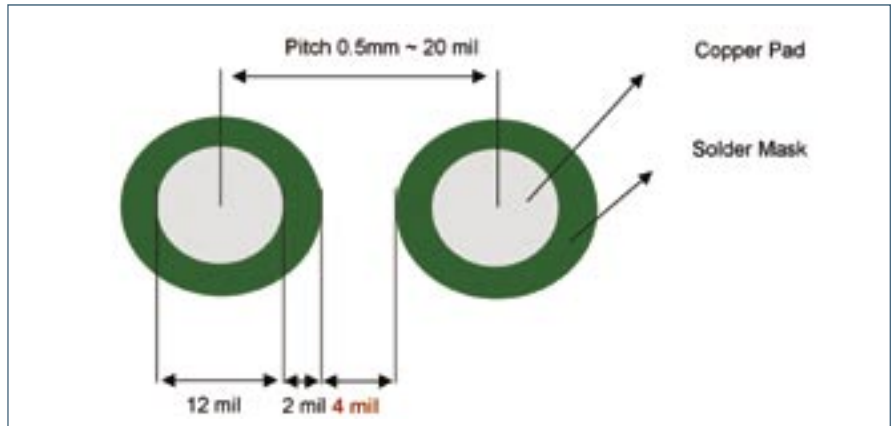
מרחב זה (4 מ"ל) אמור להכיל את המור ליד וכן מרווח נקי מינימאלי משני צידיו. דרישה זו היא מעבר ליכולות יצרן ה-PCB. האחרונים מציגים היום (איור 1) יכולות ייצור רחב מוליך של 3 מ"ל, 2.2 מ"ל ועד למינימום של 1.4 מ"ל, שניתן למצוא אצל יצרני PCB בודדים. לאמור, אם נעבוד בהתאם לטכנולוגיה הרווחת כיום של 3 מ"ל רחב מוליך, כדי להעביר מוליך בין שני פדים נדרש לפחות 9 מ"ל רחב. (3 למוליך ו-3 למרחק מכל אחת מ-2 קצותיו).

טכניקות ניתוב לביצוע פריסת מוליכים מיטבית מהרכיב חייבת להביא בחשבון מספר גורמים: מרחק בין מרכזי פינים (Pitch) קוטר הפד, מספר נקודות I/O, סוג ה-VIA, מיקום קבלי סינון, רחב מוליך וכמות שכבות. מיקום קבלי הסינון הוא מניע גם כן מאוד קריטי. קבל הסינון אמור להיות ממוקם במיקום הקרוב ביותר לפד ה-BGA. אחרת, נוצרת השראות גבוהה ומיותרת במעגל.

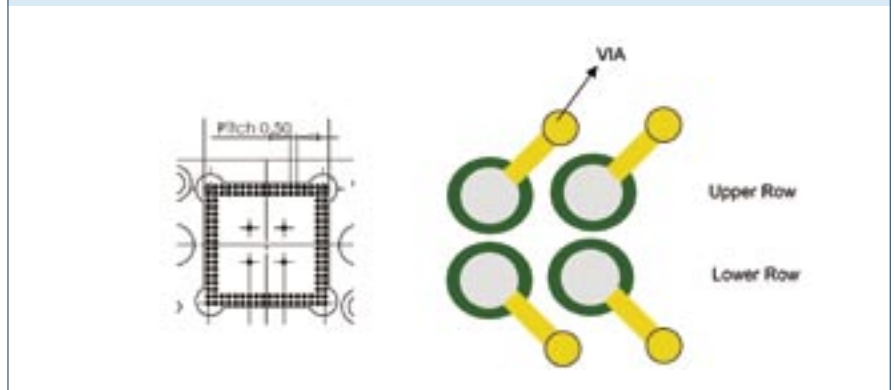
כאשר עובדים עם מארזים צפופים, צריך לבצע תכנון מוקדם כדי לבחון כיצד ניתן יהיה לבצע יציאות אופטימליות של מוליכים מהפדים. כאשר מדובר על רכיב בעל 2 שורות של פינים, ניתן לפתור את הפריסה של המוליכים בקלות ע"י הגדרת נקודות מעבר (VIA) הצמודות לפינים. עבור השורה החיצונית נגדיר חורי מעבר מחוץ למארז ועבור שורת הפינים הפנימית ננצל את השטח בתוך המארז ונמקם שם את חורי המעבר אשר יהיו עבורנו נקודת יציאה (איור 3), חורי מעבר אלו יעזרו לנו לבצע פריסה של המוליכים מהרכיב דרך שכבות נוספות כך שלא נזדקק לניתוב בלתי אפשרי של מוליכים בין הפדים.

בכרטיס אשר מכיל רכיב בעל 3 שורות של פינים ומעלה וכמו כן במרחק של 0.5 pitch מ"מ ומטה הדבר מסובך עוד יותר. הפתרון במקרה הקודם, בו השתמשנו בחורי מעבר לטובת היציאה מהרכיב, אינו אפשרי. חיבור השורות האמצעיות של הפינים לנקודות מעבר (VIA) מאלץ חיווט בין הפינים, ניתוב זה אינו ישים, כי מדובר על רצועת רחב של 4 מ"ל בלבד.

בנסיבות אלו, שומה עלינו להשתמש <



איור 2 - הבטיח: לא ניתן לנתב בין שני פינים בעלי Pitch של 0.5 מ"מ



איור 3 - ניתוב רכיב BGA בעל 0.5mm pitch המכיל 2 שורות של פינים

ב-2007 של WALT CUSTER) כדאי לוודא שדרישות הייצור של הכרטיס תואמות גם את הטכנולוגיה הקיימת בשוקים אלו עד כמה שניתן.

זמן התגובה לשוק (Time-To-Market) הוא קריטריון נוסף המושפע מדרישת תכנון מוגזמת שאינה מחויבת המציאות. ההנחה היא שמעגלים בעלי דרישות ייצור ברמה המתקדמת ביותר לא נמצאים תדיר על שולחנו של היצרן מוצלח ככל שיהיה. לכן, כיוון שהידע והניסיון בתהליכי ייצור אלו נמוך יחסית לעומת עבודה עם כרטיסים סטנדרטיים, משך זמן הייצור יהא גבוה יותר ויתגלגל לבסוף לפתחו של הלקוח הסופי.

איך מעבירים מוליך במרווח של 4 מ"ל?

הצפיפות הגבוהה שנוצרת בין נקודות ה-I/O של הרכיבים האלקטרוניים החדישים, מחייבת תכנון של פדים תואמים על פני ה-PCB. המרחק המצומצם הנוצר בין הפדים אינו מאפשר ניתוב של מוליכים ביניהם. אריזות בעלי מרחק בין מרכזי פינים (pitch) של 0.5 מ"מ, מותירים רצועה צרה בין הפדים אשר מאלצת את

בסופו של דבר גורם להתייקרות המעגל המודפס. תכנון ידידותי ונכון של היציאות מרכיבים אלו הוא בעל השלכה משמעותית על שמירת כמות השכבות במעגל, מניעת תהליכי ייצור חדשניים ויקרים ובכך שליטה על עלות ה-PCB.

היבט נוסף שראוי לשים לב אליו בזמן התכנון של המעגל, כאשר מחליטים על העלאת מורכבות הכרטיס, הוא סגירת הדלת בפני מרבית יצרני ה-PCB בעולם. תכנון רחב מוליך נמוך ביותר מאלץ את היצרן הנבחר לעבוד בקצה הטכנולוגיה כאשר רוב מוחלט של היצרנים אינם יכולים לספק יכולות אלו. הישענות על ספקי PCB בודדים אשר יכולים להציע יכולות טכנולוגיות מתקדמות, ובה בעת נעילת השער עבור יצרני PCB רבים ברחבי העולם שלא יכולים לעמוד בדרישות אלו, עלול לצמצם את מקורות ההספקה בצורה משמעותית ולהחליש את עמידות שרשרת האספקה. אם בעתיד נרצה לבחון יצרן נוסף, מבחינה אסטרטגית של עלות או מיקום גיאוגרפי מועדף, לא נוכל לבצע זאת. עם פריחת שוק ייצור ה-PCB במזרח, שתופס כיום כ-59.7% מהייצור בעולם וגדל בקצב ממוצע של כ-15% בשנה (ע"פ הסקירה השנתית

בלבד בתכנון חורי מעבר. שיטות שונות דורשות תהליכים שונים. תהליכי ייצור נוספים מייקרים את מחיר הכרטיס. ככל שהשונות בין השיטות גבוהה יותר כך עלות ה-PCB גבוהה יותר.

ראוי לשים לב גם לעובי הכרטיס. כרטיס עבה מגדיל את היחס בין עובי הכרטיס לבין קוטר ה-VIA (Aspect Ratio) ומשפיע על היצוריות של המעגל. לעיתים נדרש להגדיל את קוטר ה-VIA בהתאם כדי לשמור על יחס זה ואז הקושי במיקום ה-VIA במעגל גדל שבעתים.

מה עושים עם ה-SOCKET?

השימוש בתושבת (Socket) לרכיבי BGA תופס תנופה לאחרונה ומאפשר למהנדסים ליהנות מגמישות פונקציונאלית בשלבי הפיתוח. תושבות אלו לעיתים גם כן מגיעות בתצורה של מערך פינים בשיעור 0.5mm pitch ומטה. ברכיבים אלו חשוב לבחון כבר בשלב בחירת התושבת את אופן ההשמה למעגל המודפס. אם טכנולוגיית ההשמה של רכיב זה על המעגל היא SMT אזי ניתן הפינים יתבצע באופן זהה עקרונית לזה של רכיב SMT בעל אותו Pitch. (למעט שמירת אזור נקי מרכיבים גדול יותר מסביב לתור שבת עקב החום הגבוה) הבעיה היא כאשר טכנולוגיית ההשמה של הרכיב היא T.U. (Through-Hole), לאמור, אופן חיבור התור שבת ל-PCB הוא בעזרת פינים אשר נדרש להחדירם לחורים המותאימים בכרטיס החשמלי. חורים אלו חודרים את כל עובי ה-PCB לכל אורך השכבות, לכן שימוש ב-Microvia במקרה זה לצורך ניתוב לא יעזור כי לכל חתך ה-PCB, קיימים חורים שהמרחק ביניהם הוא 4 מיל (במקרה של Pitch 0.5mm) אשר אינו מאפשר כלל ניתוב ביניהם. תושבת T.U מסוג זה אינה יכולה להכיל יותר משורה אחת של פינים, אחרת פשוט לא ניתן יהיה לנתב את יתר השורות הפנימיות (איור 4).

לסיכום, הדור הבא של מארזי הרכיבים הצפופים מצבי בפני המהנדסים ועורכי המעגלים אתגרי תכנון לא פשוטים. חשוב לציין כי לרוב, הדרך להשגת הפתרון חשובה יותר מהפתרון עצמו. תכנון נכון הוא כזה שעומד בדרישות הפיתוח, ויחד עם זאת מתחשב גם באילוצי הייצור והרכבה של הכרטיס. על המהנדסים ועורכי המעגלים להכיר את מוגבלות הטכנולוגיה ולחשוב על פעולות יצירתיות שיבטיחו ביצועים גבוהים למוצר יחד עם השגת עלות מינימאלית לכרטיס ומינימום זמן תגובה לשוק.

החורים לשכבות הרלוונטיות מתבצע כך שנשמר מרחק של 12 מיל בין 2 נקודות סמוכות אשר מאפשר מעבר של מוליך בעובי 4 מיל ביניהם.

שיטה נוספת המאפשרת גמישות בפריסת המוליכים מהרכיב נקראת Blind-Via. מדובר על חורי מעבר הממוקמים בתוך השכבות. בטכנולוגיה זו ניתן להעביר מוליך בין שכבות פנימיות נבחרות, כך שהשטח הנותר מעל ומתחת לחורי מעבר אלו נשאר פנוי לטובת ניתוב ובכך ניתן לחסוך בכמות השכבות.

כדי לחסוך בעלות הכרטיס יש להתנור עד כמה שניתן משימוש בחורי ה-Micro-VIA. לדוגמה את השורה החיצונית/הפנימית (אם ניתן) של הפינים בכל רכיב יש לנתב בעזרת חורי מעבר רגילים אשר ימוקמו מחוץ למארו/או במרכזו ובכך לחסוך בעלות הייצור.

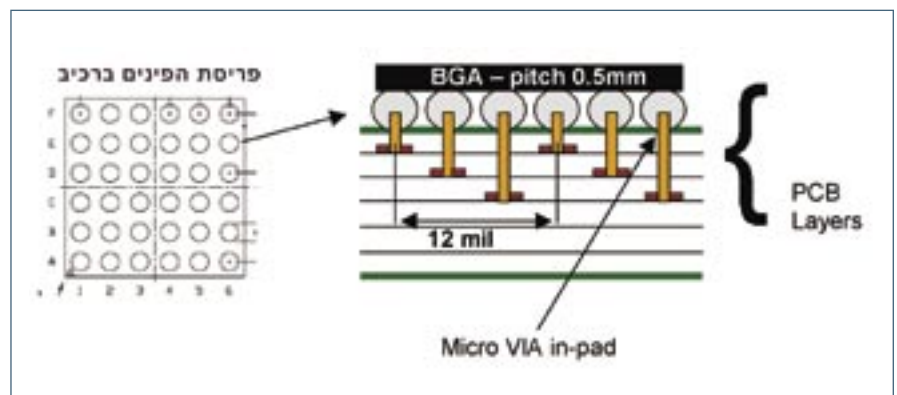
בנוסף עדיף להשתמש בשיטה אחת בלבד בתכנון חורי מעבר. שיטות שונות דורשות תהליכים שונים. תהליכי ייצור נוספים מייקרים את מחיר הכרטיס. ככל שהשונות בין השיטות גבוהה יותר כך עלות ה-PCB גבוהה יותר.

בנוסף עדיף להשתמש בשיטה אחת

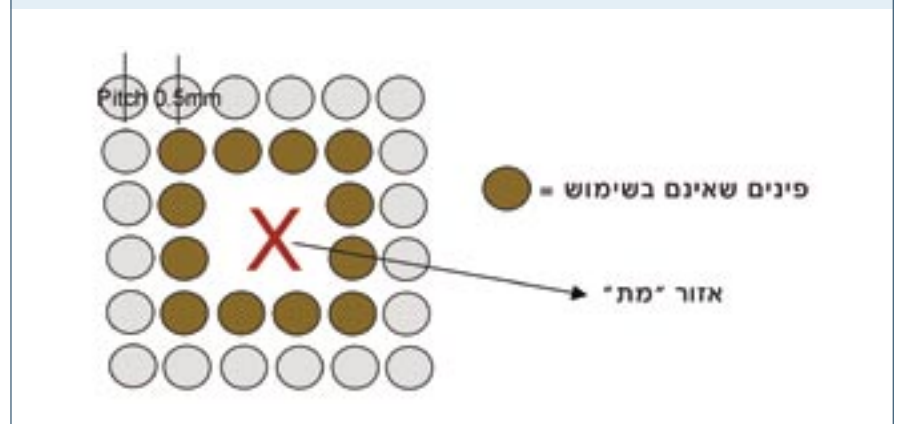
< בטכנולוגיה חדשה יחסית שנקראת Via-In-Pad. טכנולוגיה זו קיימת כבר כ-5 שנים בשוק אך רק לאחרונה עם כניסתם של הרכיבים הצפופים קיבלה משנה חשיבות. שימוש בתהליך זה יאפשר לנו למקם חורי מעבר בתוך הפדים של המארו. חורי מעבר אלו, הנקראים גם בשם MicroVia, מתבצעים בתהליך ייצור יקר המשלב קרן לייזר. המוליכים בשיטה זו, יעברו ישירות מהפד דרך חור המעבר לשכבות אחרות ומשם לנקודות הרצויות במעגל.

כיום, כתוצאה ממגבלה טכנולוגית של יצרני ה-PCB ניתן לבצע קידוח לייזר זה דרך 3 שכבות מקסימום. כמובן תהליך זה כרוך בתוספת עלות אך לעיתים הוא בלתי נמנע. במקרה בו אנו מבצעים פריסת מוליכים עבור רכיב המכיל 3 שורות ומעלה של יציאות/כניסות I/O בעלי pitch של 0.5mm, נתכנן את חורי המעבר כך שבין כל 2 נקודות יציאה בשכבה זהה יהיה מרחק של 12 מיל. מרחק זה מאפשר העברה של מוליך בעובי 4 מיל בין החורים ובה בעת שמירת אזור נקי של 4 מיל בין המוליך לשני צדדיו.

באיור 4 ניתן לראות את תכנון חורי המעבר (micro VIA) היוצאים מהפדים, עבור שלוש השורות של פינים. קידוח



איור 4 - תכנון פריסת מוליכים מרכיב בעל 3 שורות ומעלה של פינים בגודל Pitch של 0.5 מ"מ



איור 5 - T.U. Socket BGA - 0.5mm. לא ניתן להשתמש בשורת הפינים הפנימית